

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許出願公告番号

特公平6-54877

(24)(44)公告日 平成6年(1994)7月20日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	FI	技術表示箇所
H 0 4 B 1/04	E	7240-5K		
	P	7240-5K		
H 0 4 L 27/12	Z	9297-5K		
27/20	Z	9297-5K		

請求項の数2(全11頁)

(21)出願番号	特願平1-242465	(71)出願人	999999999 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号
(22)出願日	平成1年(1989)9月19日	(74)上記1名の代理人	弁理士 井出 直孝
(65)公開番号	特開平3-104422	(71)出願人	999999999 エヌ・ティ・ティ移動通信網株式会社 東京都港区虎ノ門2丁目10番1号
(43)公開日	平成3年(1991)5月1日	(72)発明者	千葉 耕司 東京都千代田区内幸町1丁目1番6号 日 本電信電話株式会社内
		(72)発明者	野島 俊雄 東京都千代田区内幸町1丁目1番6号 日 本電信電話株式会社内
		審査官	武井 袈裟彦

(54)【発明の名称】 線形送信装置

【特許請求の範囲】

【請求項1】 変調情報信号を入力して変調波信号とその包絡線信号とを生成出力する変調手段(2、2a、3、5、15、25)と、

前記変調波信号を入力信号とする半導体増幅素子を含む高周波増幅器(4)と、

前記包絡線信号を変数とする信号に従って前記高周波増幅器の電源端子に印加される直流電源電圧を制御する直流電圧制御回路(7)と

を備えた線形送信装置において、

前記変調手段と前記直流電圧制御回路との間に接続され、前記包絡線信号を入力して前記包絡線信号を変数とする信号の振幅および位相等化を行いその出力信号を前記直流電圧制御回路に入力する周波数等化回路(10)を備えたことを特徴とする線形返信装置。

【請求項2】 請求項1記載の線形返信装置において、前記変調手段からの前記変調信号および前記包絡線信号のいずれか一方を遅延する遅延回路(26、27)を備えたことを特徴とする線形返信装置。

【発明の詳細な説明】

【産業上の利用分野】

本発明は線形返信装置に利用され、特に、変調によって包絡線が変化する変調波信号を高効率で増幅する電力増幅器を含む線形返信装置に関する。

10 【従来の技術】

従来、線形返信装置に用いられる電力増幅器の動作クラスはA級ないしはAB級が用いられる。これは、電力増幅器への入力信号の全周期がそのまま出力信号に増幅されるように、半導体増幅素子のバイアスを設定することにより線形性を維持している。しかし、入力信号の包絡

BEST AVAILABLE COPY

(2)

3

線が小さい場合、電力増幅器の電力効率を低下する欠点があった。このため電池を電力源とする携帯形の無線機においては、電池の消耗が大きく無線機の使用時間が短くなる欠点があった。

この問題を解決するため、高効率の線形返信装置を実現する装置構成の検討が行われている。

第9図はかかる線形送信装置の一例を示すブロック構成図で、特願昭61-118786号等で示されたドレイン制御形高効率電力増幅器を用いたものである。

第9図において、1は変調入力端子、2は変調器、3は結合器、4は飽和形の電力増幅器、5は包絡線検波器、6は補正回路、7は直流電圧制御回路、8は電源端子および9は送信出力端子である。そして、電力増幅器4は、入力整合回路41、半導体増幅素子としての電界効果トランジスタ42、高周波阻止用のコイル43および出力整合回路44を含んでいる。

次に、本従来例の動作について説明する。変調入力端子1から入力された変調情報（アナログ信号、デジタル信号）により、変調器2で線形変調波信号を発生し、これで増幅する。このとき、電界効果トランジスタ42のドレインバイアス電圧 V_D を入力信号の包絡線にほぼ比例して制御することにより、電力増幅器4の包絡出力レベルを入力信号の包絡線に追従させる。このような制御によって、電力増幅器4を高効率の飽和状態に保ったまま線形増幅器として動作させることができるので、出力の歪を著しく減減させることができる。かつ、電力増幅器4は入力電力の小さいときでもドレイン電圧を可変し、増幅器をほとんど飽和状態でドレインさせるので、電力効率が大きく劣化することがない。

このドレイン制御信号 V_C は、変調波信号の包絡線信号をダイオード等で構成される包絡線検波器5で検出し、検出信号と制御信号とのレベルシフト等を行う補正回路6で少し補正を施すことにより得ており、これをDC-DCコンバータあるときはシリーズ制御トランジスタよりなる直流電圧制御回路7を用いて電力増幅器4のドレインバイアス端子に加えている。

本従来例によれば、高効率の飽和形の電力増幅器による線形送信装置が実現できる。例えば、電力増幅器4に電力効率70%の飽和形増幅器を用い、直流電圧制御回路7に電力効率75%のDC-DCコンバータを使用すれば、総合効率50%以上の線形送信装置が実現できる。直流電圧制御回路7として、ここでは、DC-DCコンバータあるいはシリーズ制御トランジスタを例にあげた。その他には通常S級増幅器と呼ばれるパルス幅変調を使った直流電圧制御回路が適用できる。動作原理が極めて似ているものに、降圧形のDC-DCコンバータやスイッチングレギュレータがある。

〔発明が解決しようとする課題〕

しかし、以上説明した従来の線形返信装置において、通常、直流電圧制御回路7は、入力電圧に対し一定の出力

4

を得るため、極めて低い周波数を増幅し、入出力の遮断周波数は非常に小さく10kHz程度である。よって、この遮断周波数より高い周波数で変動する変調波信号の増幅器においては、直流電圧制御回路7は変調波信号の変化に追従できない。その結果出力には歪みが発生する。例えば、スイッチングレギュレータの周波数特性はレギュレータ内の制御用スイッチ周波数やフィルタなどに依存する。この周波数特性を改善するためには制御用スイッチ周波数を高くすればよいが、スイッチであるトランジスタやダイオードのスイッチング特性により高々500kHz程度である。このため十分な周波数特性を得ることが困難であり、その結果変調周波数の高い変調波信号に対しては十分な線形送信装置を実現できない欠点があった。本発明の目的は、前記の欠点を除去することにより、従来の直流電圧制御回路を用い、簡易な構成で等価的に入出力の周波数特性を広帯域化した線形送信装置を提供することにある。

〔課題を解決するための手段〕

本発明は、変調情報信号を入力して変調波信号とその包絡線信号とを生成出力する変調手段と、前記変調波信号を入力信号とする半導体増幅素子を含む高周波増幅器と、前記包絡線信号を変数とする信号に従って前記高周波増幅器の電源端子に印加される直流電源電圧を制御する直流電圧制御回路とを備えた線形送信装置において、前記変調手段と前記直流電圧制御回路との間に接続され、前記包絡線信号を入力して前記包絡線信号を変数とする信号の振幅および位相等化を行いその出力信号を前記直流電圧制御回路に入力する周波数等化回路を備えたことを特徴とする。

また、本発明は前記変調手段からの前記変調信号および前記包絡線信号のいずれか一方を遅延する遅延回路を備えることができる。

〔作用〕

周波数等化回路は、変調手段からの包絡線信号を入力して、前記包絡線信号を変数とする信号の振幅および位相等化を行いその出力信号を直流電圧制御回路に入力する。

従って、前記直流電圧制御回路の周波数特性は、この周波数等化回路により広帯域化が図られ、結果として、変調周波数の高い変調波信号に対しても十分に特性を満足することが可能となる。

〔実施例〕

以下、本発明の実施例について図面を参照して説明する。

第1図は本発明の第一実施例を示すブロック構成図および第2図はその周波数等化回路の一例を示す回路図である。

本第一実施例は、変調入力端子1より変調情報信号を入力して変調波信号とその包絡線信号とを生成出力する変調手段としての変調器2、結合器3、包絡線検波器5お

(3)

5

よび補正回路6と、前記変調波信号を入力信号とする半導体増幅素子としての電界効果トランジスタ42、入力整合回路41、高周波阻止用のコイル43および出力整合回路44を含む高周波増幅器としての飽和形の電力増幅器4と、前記包絡線信号を変数とする信号に従って電力増幅器の電源端子に印加される電源端子8からの供給直流電源電圧を制御する直流電圧制御回路7とを備えた線形送信装置において、

本発明の特徴とするところの、補正回路6と直流電圧制御回路7との間に接続され、前記包絡線信号を入力して前記包絡線信号を変数とする信号の振幅および位相等化を行いその出力信号を直流電圧制御回路7に入力する周波数等化回路10を備えている。

第2図によると、周波数等化回路10は、抵抗 $R_1 \sim R_6$ と、コンデンサ C_1 および C_2 と、演算増幅器12および13とを含んで構成される。そして、抵抗 R_1 および R_6 の一端は入力端子11に接続され、抵抗 R_1 の他端は抵抗 R_2 、コンデンサ C_1 および C_2 の一端に共通接続され、抵抗 R_2 の他端は接地され、コンデンサ C_1 の他端は抵抗 R_3 の他端および抵抗 R_4 の一端とともに演算増幅器12の出力に接続され、コンデンサ C_2 の他端は抵抗 R_3 の一端とともに演算増幅器12の反転入力端子に接続され、演算増幅器12の正転入力端子は接地され、抵抗 R_4 の他端は抵抗 R_5 の一端および抵抗 R_6 の他端とともに演算増幅器13の反転入力端子に接続され、演算増幅器13の正転入力端子は接地され、演算増幅器13の出力は抵抗 R_5 の他端および出力端子14に接続される。

次に、本実施例の動作について第3図を参照して説明する。ここで第3図は、直流電圧制御回路7の周波数特性を周波数等化前と後で示し、さらに周波数等化回路10の周波数特性を示したものである。

第3図において、曲線Aは周波数等化前の直流電圧制御回路7の周波数特性を示し、そのしゃ断周波数は10kHz以下である。これに対し周波数等化回路10の周波数特性は、周波数等化の結果第3図の曲線Bのようになり、高周波域で振幅が大となる特性を有している。この等化信号は直流電圧制御回路7に入力され、その結果、直流電圧制御回路7の周波数特性は第3図の曲線Cに示すように高域特性が改善され、しゃ断周波数は50kHz以上となる。この改善された直流電圧制御回路7の出力電圧により、電力増幅器4のドレイン電圧 V_D が制御されるので、高速の変調波信号を増幅することが可能となる。なお、このような周波数特性を有する周波数等化回路10は、第2図にその一例を示したように、演算増幅器、抵抗およびコンデンサを含んで簡単に構成される（ウィリアム著、加藤監訳「電子フィルタ」マグロウヒル社、参照）。

第4図は本発明の第二実施例を示すブロック構成図である。

本第二実施例は、第1図の第一実施例とは別の変調手段

6

を有する線形送信装置に本発明を適用したものである。本第二実施例における変調手段は、複素包絡線生成回路21、同相成分包絡線用および直交成分包絡線発生用のデジタルアナログ変換器(D/A)22および23、直交変調器24ならびに搬送波発振器25を含む変調器部2aと、ドレイン制御信号生成回路15とを含んでいる。

この変調部2aの構成は、包絡線および位相の変化を変調信号を発生するための公知の構成である。すなわち、変調波の搬送波角周波数を ω_C 、包絡線信号を R

(t)、変調位相を $\phi(t)$ とすると、変調波信号 $e(t)$ は一般的に、

$$\begin{aligned} e(t) &= R(t) \cdot \operatorname{Re} \{ \exp(j\phi(t)) \\ &\quad \cdot \exp(j\omega_C t) \} \\ &= \operatorname{Re} \{ E(t) \cdot \exp(j\omega_C t) \} \end{aligned} \quad (1)$$

と表される。ただし、 $\operatorname{Re}[\cdot]$ は $[\cdot]$ の実数部を表す。ここで、 $E(t)$ は複素包絡線と呼ばれ、

$$E(t) = I(t) - jQ(t) \quad (2)$$

$$I(t) = R(t) \cos \phi(t)$$

$$Q(t) = R(t) \sin \phi(t) \quad (3)$$

となる。 $I(t)$ および $Q(t)$ は、複素包絡線 $E(t)$ の同相成分および直交成分と呼ばれる。

複素包絡線生成回路21では、変調入力に応じた $I(t)$ および $Q(t)$ の値をデジタル処理により算出する。 $I(t)$ および $Q(t)$ の算出値をそれぞれデジタルアナログ変換器27および28によりアナログ電圧に変換することにより、 $I(t)$ および $Q(t)$ の波形が得られる。これらの波形を直交変調器24に入力する。直交変調器24では $I(t)$ および $Q(t)$ にそれぞれ同相および直交搬送波を乗算して変調波信号 $e(t)$ を得、これを出力する。

この複素包絡線生成回路21で算出された $I(t)$ および $Q(t)$ の値を用いて包絡線信号 $R(t)$ を求めることができる。

ドレイン制御信号生成回路15では、

$$R(t) = [I(t)^2 + Q(t)^2]^{1/2} \quad (4)$$

を算出することにより包絡線信号 $R(t)$ を得ることができる。得られた包絡線信号 $R(t)$ はそのまま、あるいはドレイン制御が最適となるような補正が行われた後、デジタルアナログ変換器によりアナログ電圧に変換されてドレイン制御信号生成回路15より出力される。このドレイン制御信号生成回路15より出力されたドレイン制御信号は周波数等化器10に入力され、十分な制御信号に等化された後、直流電圧制御回路7へ加えられる。直流電圧制御回路7は電力増幅器25のドレインバイアス電圧 V_D が比例して変化するように動作する。直流電圧制御回路7に周波数等化回路10を前置することにより、高い変調波信号を増幅する線形送信装置を実現することができる。

ドレイン制御信号生成回路15としては、数値演算プロセ

50

7

ッサを用い、入力された $I(t)$ および $Q(t)$ の値から式 (4) に従って包絡線信号 $R(t)$ を求め、これをそのまま、あるいは補正を加えてデジタルアナログ変換器でアナログ電圧に変換されて出力される。また、数値演算プロセッサの代わりにメモリテーブルを用いて簡単に構成することができる。

第5図は、QPSK変調方式における包絡線信号のスペクトラムの一例を示す特性図である。すなわち、式 (4) の包絡線信号 $R(t)$ の周波数分布である。ただし、ロール・オフ=0.5、伝送速度は32Kb/sである。電力増幅器4の振幅歪を50dB以下に抑えるためには、直流電圧制御回路7の周波数特性は、直流成分より50dB低いスペクトラム成分まで含む必要がある。よって、この場合約40~50kHzまでの帯域が必要であることが分かる。そして、既に第3図で説明したように、直流電圧制御回路7はしゃ断周波数が約50kHz以上であり、十分にこの要求を満足している。

なお、本発明は、電力増幅器の電源電圧を制御する線形送信装置において、直流電圧制御回路の入出力の周波数等化を行うことにより制御回路の高速化を簡易に実現することである。よって、電源制御の信号は必ずしも変調波信号の包絡線に一致する必要はなく、包絡線に近い信号でもこの効果は十分発揮することが可能である。また、電力増幅器の入力変調波信号は包絡線が一定であり、電力増幅器で振幅変調をかけるAM送信装置にも応用が可能である。

第6図は本発明の第三実施例を示すブロック構成図である。

第三実施例は、第4図の第二実施例において、本発明の特徴とするところの、遅延回路(τ)26および27を、それぞれデジタルアナログ変換器22および23の前に付加したものである。

第4図において直流電圧制御回路7に周波数等化回路10を挿入した場合、電力増幅器4のドレイン電圧 V_D と変調器部2aの出力からの包絡線の位相とが相対的に遅れ進みが生じる。本第三実施例は、電力増幅器4のドレイン電圧 V_D が電力増幅器4の変調波入力信号より包絡線位相が遅れている場合に対するものである。この場合、シフトレジスタ等で構成できる遅延回路(τ)26および27を挿入して変調波信号を遅延させ、電力増幅器25のドレイン電圧 V_D の位相と一致させる。これにより、ドレイン電圧 V_D の制御遅延による歪みを少なくすることができる。

また、進み遅れが反対になっている場合、すなわち第6図の第三実施例では電力増幅器4のドレイン電圧 V_D が遅れている場合でも、遅延差の補償は可能である。この場合の第四実施例を第7図に示す。遅延回路26および27

(4)

8

はドレイン制御信号生成回路15の入力側に挿入される。この遅延回路26および27は包絡線信号を遅延させるものであり、遅延線などのアナログ回路でも実現でき、挿入箇所はアナログ信号線、すなわちドレイン制御信号生成回路15の出力または、デジタルアナログ変換器22および23の出力側となる。

第8図は、32Kb/sのオフセットQPSK信号を用いたときの、前記実施例による電力増幅器4の出力スペクトラムである。直流電圧制御回路7を周波数等化した場合、約5~10dBの歪改善が見られる。

なお、前記実施例においては、半導体増幅素子として、電界効果トランジスタを用いたけれども、これはバイポーラトランジスタでも同様である。

さらに、本発明は変調が中間周波数で行われるような変調器と高周波増幅器の間に周波数変換を含むような送信装置にも応用が可能である。

【発明の効果】

以上説明したように、本発明によれば、例えば飽和形の電力増幅器を用い増幅器の電源電圧制御を行う線形送信装置を構成し、直流電圧制御回路の入力信号を周波数等化をすることにより、より高速の変調信号を増幅することが可能であり、しかも、周波数等化回路は簡易な構成であり、部品点数を大きくすることなく高速線形送信装置が実現でき、その効果は大である。

【図面の簡単な説明】

第1図は本発明の第一実施例を示すブロック構成図。

第2図はその周波数等化回路の一例を示す回路図。

第3図はその周波数特性図。

第4図は本発明の第二実施例を示すブロック構成図。

第5図は包絡線スペクトラムを示す特性図。

第6図は本発明の第三実施例を示すブロック構成図。

第7図は本発明の第四実施例を示すブロック構成図。

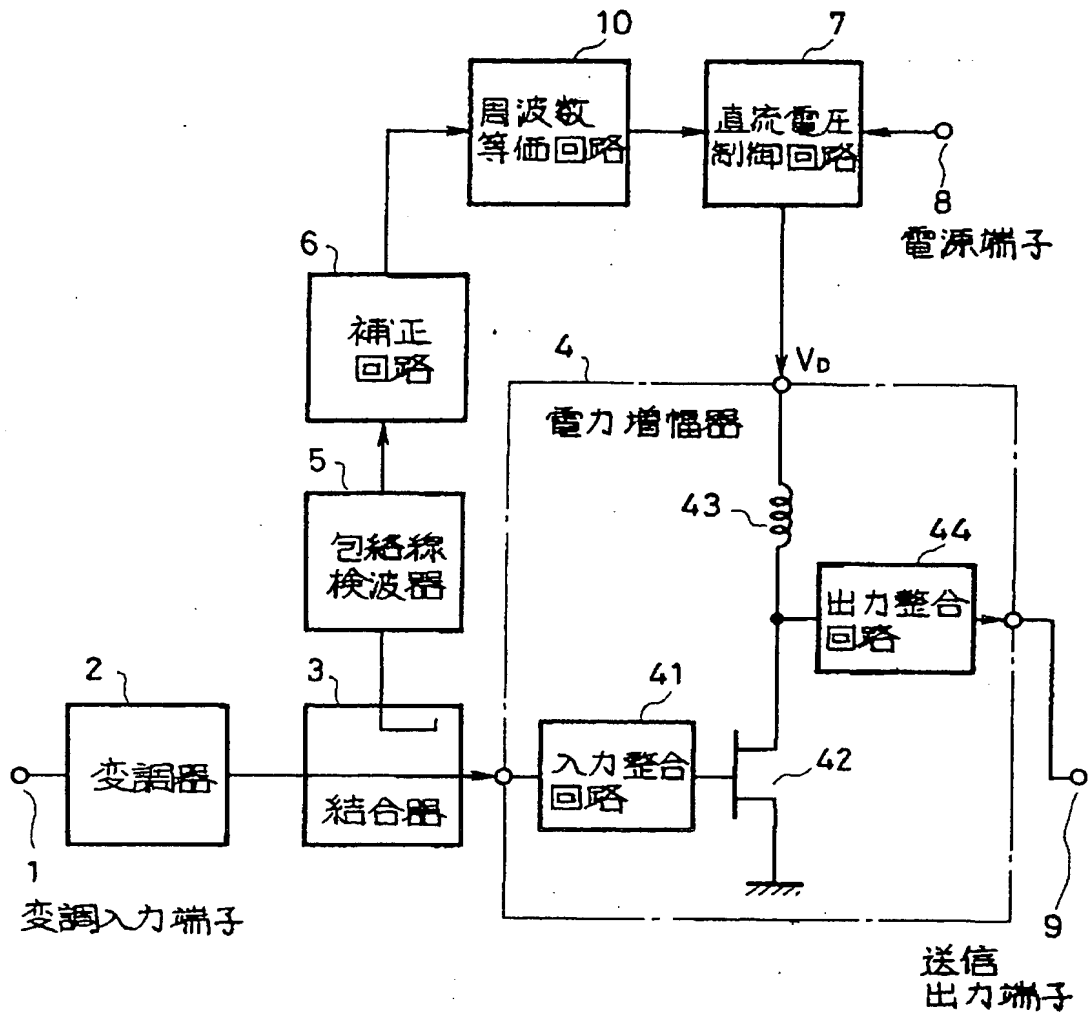
第8図は本発明の実施例による出力スペクトラムの一例を示す特性図。

第9図は従来例を示すブロック構成図。

1……変調入力端子、2……変調器、2a……変調器部、3……結合器、4……電力増幅器、5……包絡線検波器、6……補正回路、7……直流電圧制御回路、8……電源端子、9……送信出力端子、10……周波数等化回路、11……入力端子、12、13……演算増幅器、14……出力端子、15……ドレイン制御信号生成回路、21……複素包絡線生成回路、22、23……デジタルアナログ変換器(D/A)、24……直交変調器、25……搬送波発振器、26、27……遅延回路(τ)、41……入力整合回路、42……電界効果トランジスタ、43……コイル、44……出力整合回路、C1、C2……コンデンサ、R1~R6……抵抗。

(5)

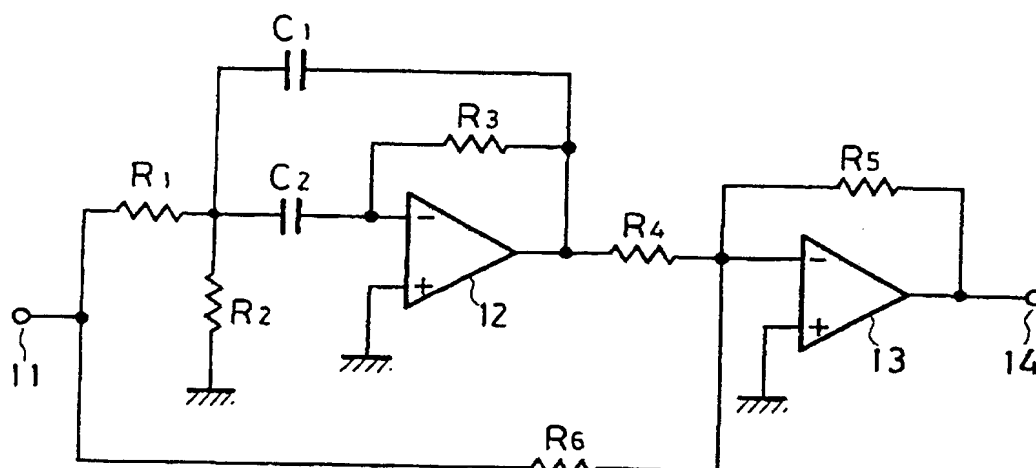
【第1図】



第一実施例の構成

(6)

【第2图】



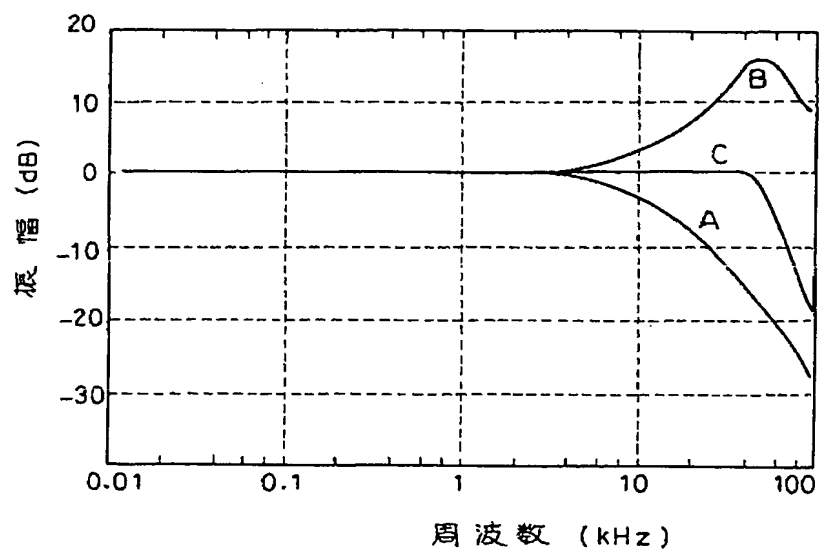
第一实施例 (周波数等化回路)

【第3图】

A : 直流电压制衡回路 (周波数等化前)

B : 周波数等化回路

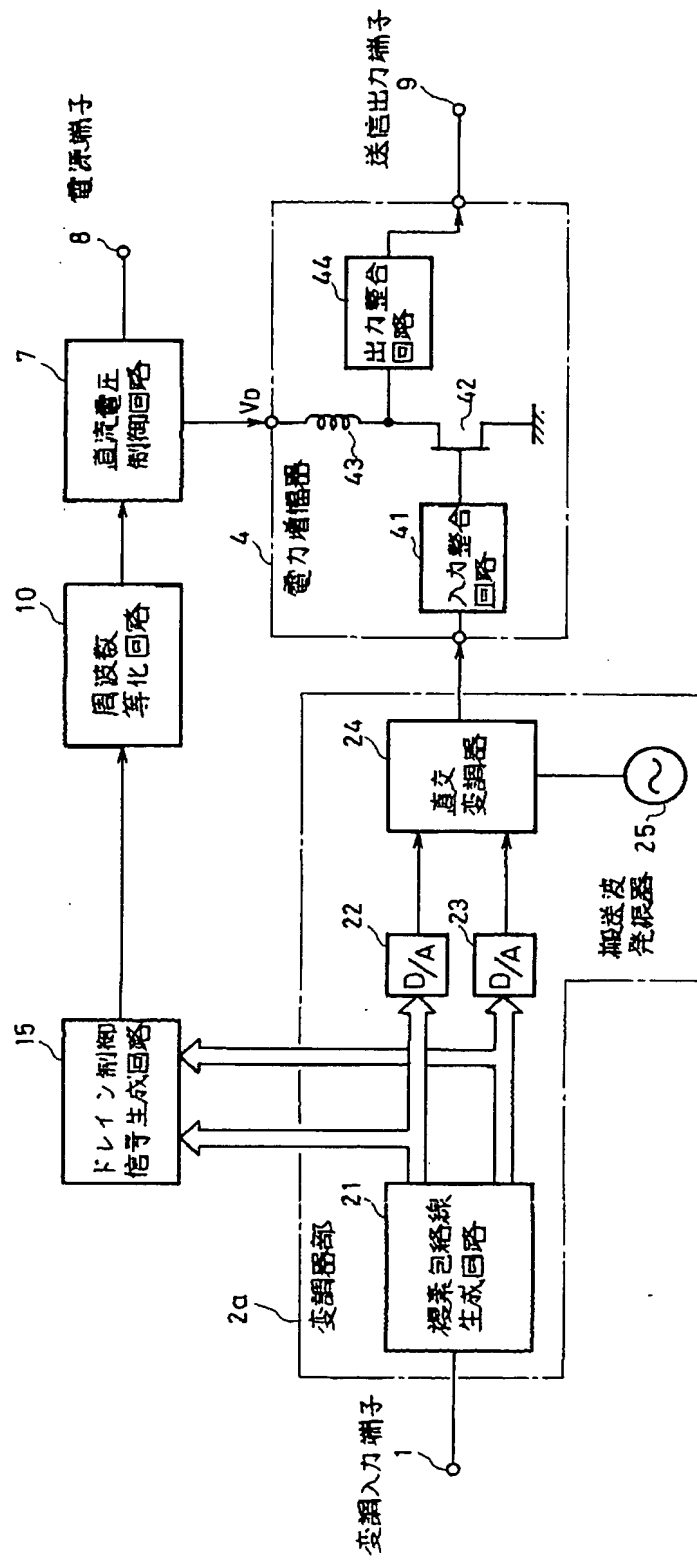
C : 直流电压制衡回路 (周波数等化后)



第一实施例 (周波数特性)

(7)

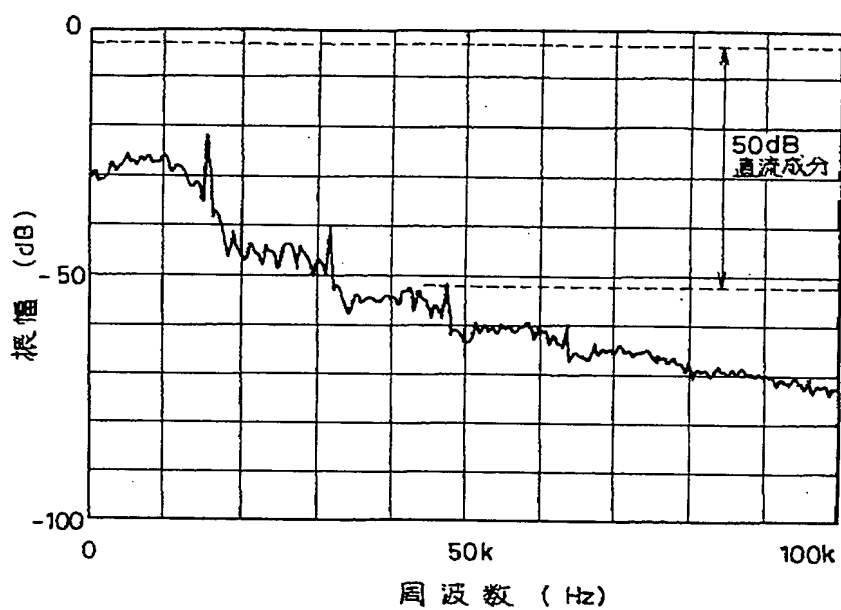
【第4図】



第二 実題例の構成

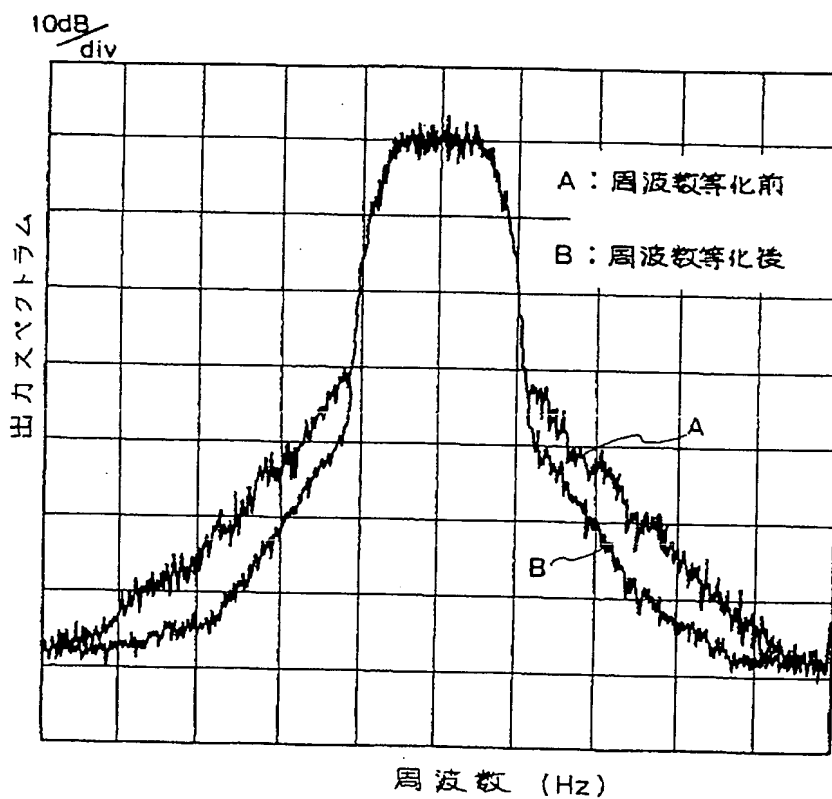
(8)

【第5図】



第二実施例 (包絡線スペクトラム)

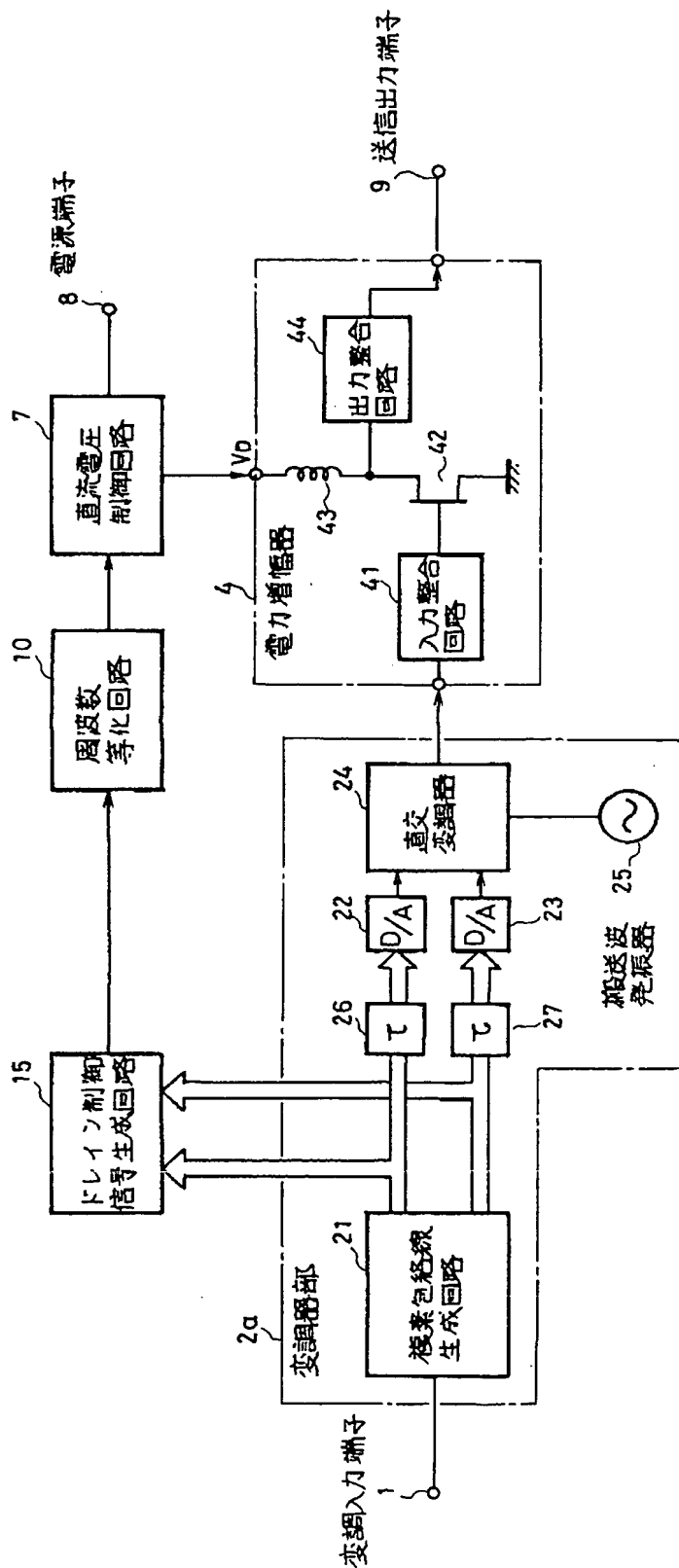
【第8図】



実施例 (出カスベクトラム)

(9)

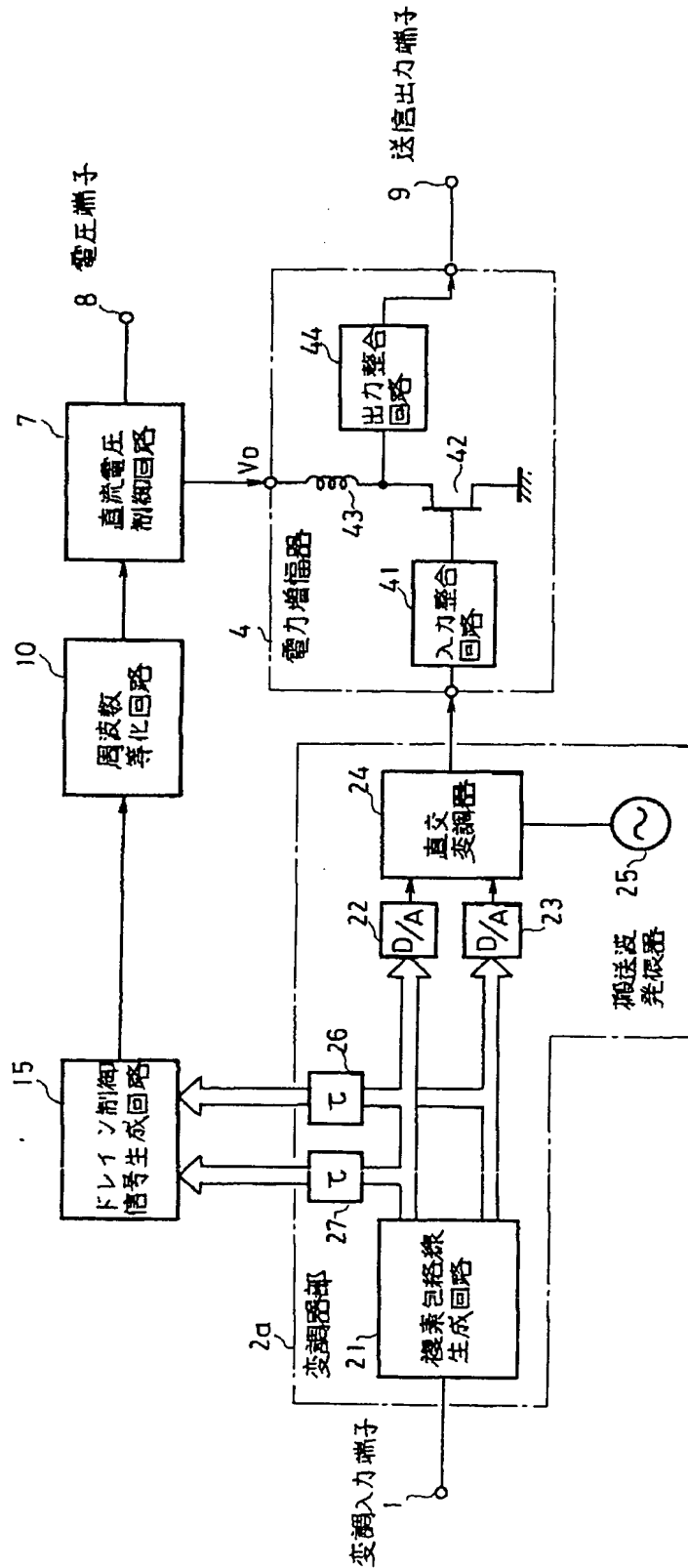
【第6図】



第三実施例の構成

(10)

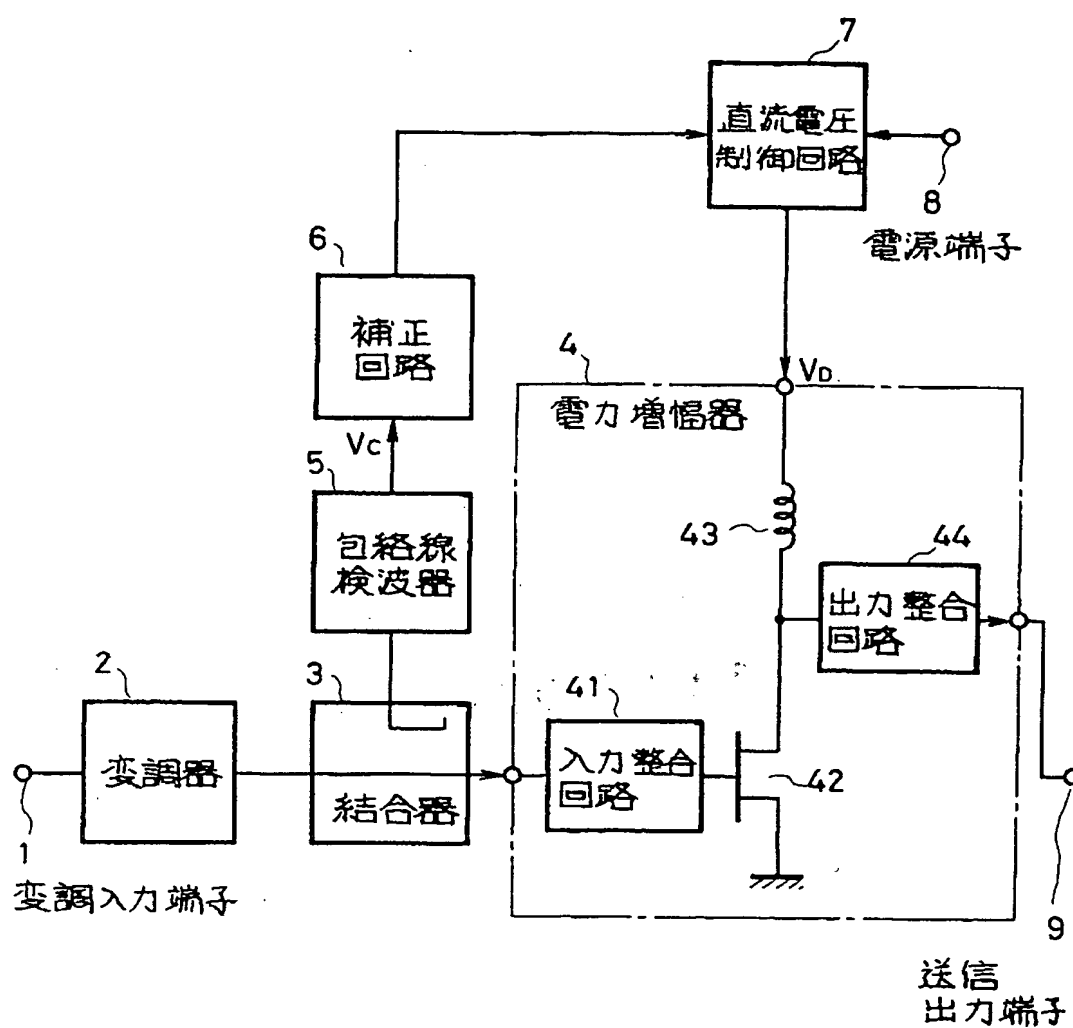
【第7図】



第四実施例の構成

(11)

【第9図】



従来例の構成

THIS PAGE BLANK (USPTO)

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)